

Inhaltsverzeichnis

1	Landschaft der Prozessoren	
1.1	Prozessortypen	3
1.1.1	Personal Computer und ihre Prozessoren	3
1.1.2	Embedded Prozessoren	5
1.1.3	Signalprozessoren	5
1.1.4	Mehrprozessorsysteme und Supercomputer	6
1.1.5	Einsatzgebiete für Prozessoren	6
1.2	Technologische Randbedingungen	8
1.3	Befehlssätze	11
1.3.1	Grundlegende Eigenschaften von Befehlssätzen	11
1.3.2	Registersätze und Programmiermodell	11
1.3.3	Unterscheidung von Befehlssätzen nach Registerbreite	12
1.3.4	Angabe von Operanden und Ergebnis	13
1.3.5	Adressierungsarten	15
1.3.6	Befehlsformate	16
1.3.7	Befehlstypen	19
1.3.8	Parallelverarbeitung auf Ebene des Befehlssatzes	23
1.3.9	Exkurs: Stackmaschinen	24
2	Leistungsmessung und Bewertung	
2.1	Kenngrößen von Prozessoren	29
2.1.1	Taktfrequenz	29
2.1.2	Million Instructions per Second	30
2.1.3	Floating Point Operations per Second	30
2.1.4	Cycles per Instruction und Instructions per Cycle	30
2.1.5	Leistungsaufnahme	30
2.2	Benchmarks	31
2.3	Amdahls Gesetz	35
3	Pipelining	
3.1	Die klassische Fünf-Stufen-Pipeline	39
3.2	Pipeline-Hemmnisse	43
3.2.1	Strukturelle Hemmnisse	44
3.2.2	Hemmnisse durch Datenabhängigkeiten	46
3.2.3	Ablaufbedingte Hemmnisse	47
3.2.4	Behandlung von Interrupts	50
3.3	Weiterentwicklungen	51
3.3.1	Längere Pipelines	51
3.3.2	Parallele Pipelines	51

4	Superskalarität	
4.1	Parallele Ausführungseinheiten	55
4.2	Superskalare Pipelines	58
4.3	Konflikte durch Datenabhängigkeiten	60
4.4	Ablaufsteuerung	61
4.5	Spekulative Befehlsausführung	69
4.6	Umbenennung von Registern	71
4.7	Behandlung von Speicherzugriffen	75
4.8	Interrupts bei superskalaren Pipelines	76
4.9	Zusammenfassung	77
4.10	Superskalare Pipelines in der Praxis	77
4.10.1	Pentium Pipelines für X86-Befehle	77
4.10.2	Die Pipeline des PowerPC 970	79
5	Experimente mit dem MMIX-Meta-Simulator	
5.1	Konfiguration des Simulators	85
5.1.1	Der Fetch Buffer	85
5.1.2	Ausführungseinheiten	86
5.1.3	Der Umsortierpuffer	89
5.1.4	Der Schreibpuffer	92
5.1.5	Register	92
5.2	Interna des Pipeline-Simulators	93
5.3	Fallstudien	94
6	Sprungvorhersage	
6.1	Statische Vorhersage	98
6.2	Auswirkungen der Sprungvorhersage	100
6.3	Dynamische Vorhersage mit Zählern	105
6.4	Vorhersage unter Berücksichtigung der Vorgeschichte....	112
6.5	Implementierungsaspekte	115
6.6	Sprungvermeidung	116
6.7	Sprungvorhersage bei MMIX	117
7	Speichersysteme	
7.1	Die verschiedenen Speichertypen	121
7.1.1	Nicht-volatiler Speicher (ROM)	121
7.1.2	Dynamisches und statisches RAM	122
7.1.3	Neuere Entwicklungen (MRAM und FRAM)	123
7.1.4	Von der Speicherzelle zum Modul	123
7.1.5	Datentransfer	126
7.1.6	Die Modellierung von Speicher bei MMIX	130

- 7.2 Cache-Speicher 133
 - 7.2.1 Speicher-Hierarchien 133
 - 7.2.2 Cache-Organisation 135
 - 7.2.3 Verdrängungsstrategien 138
 - 7.2.4 Schreibende Cachezugriffe 141
 - 7.2.5 Caches in der Praxis 142
 - 7.2.6 Caches bei MMIX 143

- 8 Virtueller Speicher**
 - 8.1 Organisation des virtuellen Speichers bei MMIX 153
 - 8.2 Page Table Entries 155
 - 8.3 Standardkonfiguration des Meta-Simulators 157
 - 8.4 Page Table Pointer 158
 - 8.5 Schnelle Adressumsetzung - Translation Lookaside Buffer 158
 - 8.5.1 Translation Lookaside Buffer bei MMIX 160
 - 8.5.2 Virtuelle Adressierung in der Praxis 160

- 9 Moderne Techniken zur Parallelverarbeitung**
 - 9.1 Prozessorkopplung (Mehrprozessorsysteme) 165
 - 9.2 Das MESI-Protokoll 165
 - 9.3 Simultaneous Multithreading 168
 - 9.4 Mehrkern-Prozessoren 170
 - 9.5 Abschließende Wertung 170

- A Anhang**
 - A.1 Lösung der Übungsaufgaben 175
 - A.2 MMIX-Essentials 185
 - A.3 Beispielprogramme 187
 - A.3.1 Darstellung der Mandelbrotmenge 188
 - A.3.2 Quicksort 190
 - A.4 Die Visualisierungsumgebung für MMIX 195
 - A.5 Beispielkonfigurationsdatei für `mmix` 195

- Literaturverzeichnis** 201

- Index** 205