

# Inhaltsverzeichnis

<b>1</b>	<b>Zahlensysteme .....</b>	<b>1</b>
1.1	Allgemeines Zahlensystem .....	1
1.2	Dual-, Oktal- und Hexadezimalsystem .....	2
1.3	Konvertierung zwischen den Zahlensystemen .....	3
1.4	Arithmetische Operationen im Dualsystem .....	5
1.4.1	Die duale Addition .....	5
1.4.2	Die duale Subtraktion .....	5
1.4.3	Die Multiplikation von Dualzahlen (Booth-Algorithmus) .....	10
1.4.4	Die Division von Dualzahlen (Restoring-Methode) .....	11
1.5	Die Darstellung gebrochener Zahlen im Dualsystem .....	13
1.6	Binäre Vorsätze für Zweierpotenzen .....	15
<b>2</b>	<b>Logische Funktionen .....</b>	<b>17</b>
2.1	Grundbegriffe .....	17
2.1.1	Logik-Pegel und Logik-Zustand einer binären Variablen .....	17
2.1.2	Zuordnungssysteme .....	18
2.1.3	Signalnamen in der Digitaltechnik .....	22
2.2	Vergleich zwischen analoger und digitaler physikalischer Größe .....	22
2.3	Schaltalgebra .....	24
2.3.1	Verknüpfungszeichen .....	24
2.3.2	Definition der logischen Funktionen .....	26
2.3.3	Schaltsymbole .....	27
2.3.4	Rechenregeln der Schaltalgebra .....	30
2.3.5	Logikstufen .....	32
2.3.6	Realisierung der Grundverknüpfungen in NAND- und NOR-Technik .....	33
2.3.7	Normalform einer logischen Funktion .....	35
2.4	Minimieren logischer Funktionen .....	37
2.4.1	Allgemeines .....	37
2.4.2	Minimierungsverfahren .....	39
2.4.3	Karnaugh-Veitch-Diagramm (KV-Diagramm) .....	40
2.4.3.1	KV-Diagramm für zwei Eingangsvariablen .....	41
2.4.3.2	KV-Diagramm für drei Eingangsvariablen .....	43
2.4.3.3	KV-Diagramm für vier Eingangsvariablen .....	46
2.4.3.4	KV-Diagramm für fünf Eingangsvariablen .....	48
<b>3</b>	<b>Technische Realisierung digitaler Schaltungen .....</b>	<b>51</b>
3.1	Überblick über die technologische Entwicklung .....	51
3.2	Realisierungskonzepte nach Einführung integrierter Schaltkreise .....	51
3.3	Charakteristische Eigenschaften digitaler integrierter Schaltkreise .....	54
3.3.1	Lastfaktoren .....	55

3.3.2	Störspannungsabstand .....	55
3.3.3	Schaltzeiten .....	56
3.4	Bausteinfamilien.....	58
3.4.1	Transistor-Transistor-Logik (TTL) .....	58
3.4.1.1	Digitale Schaltungen in Standard-TTL.....	58
3.4.1.2	Digitale Schaltungen in Schottky-TTL.....	59
3.4.1.3	TTL-Schaltungen mit spezieller Ausgangsstufe.....	61
3.4.1.4	Realisierung der Pegel-Zustände an TTL-Eingängen.....	63
3.4.2	Integrierte Schaltungen in MOS-Technik .....	66
3.4.3	Emitter Coupled Logic (ECL).....	71
3.4.4	Trends bei der technologischen Weiterentwicklung .....	73
3.5	Anwenderspezifische Bausteine (Application Specific ICs).....	73
3.5.1	Fullcustom ICs .....	74
3.5.2	Gate Array.....	74
3.5.3	Standardzellen IC .....	75
3.6	Programmierbare Logik.....	75
3.6.1	Programmable Logic Device PLD .....	76
3.6.2	Complex Programmable Logic Device (CPLD) .....	82
3.6.3	Field Programmable Gate Array FPGA .....	84
3.6.3.1	Allgemeiner Aufbau eines FPGAs .....	84
3.6.3.2	FPGA mit Antifuse-Link .....	85
3.6.3.3	FPGA mit SRAM-Verbindungselement.....	87
<b>4</b>	<b>VHDL als Entwurfs- und Simulationssprache .....</b>	<b>95</b>
4.1	Einführung in VHDL.....	95
4.2	Motivation zum Erlernen von VHDL in einem Grundkurs.....	95
4.3	Grundlagen.....	96
4.4	Entity-Deklaration .....	97
4.4.1	Einfache Entity-Deklaration ohne Parameterübergabe .....	100
4.4.2	Erweiterte Entity-Deklaration mit Parameterübergabe .....	101
4.4.3	Entity-Declaration mit Entity-Anweisungen .....	101
4.5	Architecture .....	102
4.5.1	Verhaltensbeschreibung (Behavioral description) .....	102
4.5.2	Nebenläufige Anweisungen in der Verhaltensbeschreibung.....	102
4.5.2.1	Nebenläufige Signalzuweisung .....	103
4.5.2.2	When-Else-Anweisung.....	104
4.5.2.3	With-Select-When-Anweisung.....	104
4.5.2.4	Anwendungsbeispiele mit nebenläufigen Anweisungen .....	105
4.5.3	Prozess-Anweisung .....	107
4.5.4	Sequentielle Anweisungen in der Verhaltensbeschreibung.....	108
4.5.4.1	Sequentielle Signalzuweisung .....	108
4.5.4.2	Sequentielle Variablenzuweisung.....	109
4.5.4.3	If-Then-Else-Anweisung .....	109
4.5.4.4	Case-When-Anweisung .....	109
4.5.4.5	For-Loop-Anweisung .....	110
4.5.4.6	While-Loop-Anweisung .....	110
4.5.4.7	Next- und Exit-Anweisung.....	110
4.5.4.8	Anwendungsbeispiele mit Prozess und sequentiellen Anweisungen .....	110
4.5.5	Strukturbeschreibung (Structural description) .....	111
4.6	Unterprogramme .....	114

4.6.1	Prozeduren.....	114
4.6.2	Funktionen.....	115
4.7	Weiterführende Kapitel .....	117
4.7.1	Assertion- und Report-Anweisung .....	117
4.7.2	Alias-Deklaration .....	118
4.7.3	Überladen (Overloading).....	118
4.7.4	Auflösungsfunktionen (Resolution functions).....	119
4.7.5	Package und Use-Anweisung .....	119
4.7.6	Bibliotheken .....	122
4.7.7	Generate-Anweisung .....	122
4.7.8	Block-Anweisung .....	123
4.7.9	Konfiguration .....	123
4.7.9.1	Konfiguration für VHDL-Modelle mit Verhaltensbeschreibung .....	124
4.7.9.2	Komponenten-Konfiguration.....	124
4.7.9.3	Block-Konfiguration.....	126
4.8	VHDL-Grundbegriffe zum Nachschlagen.....	128
4.8.1	Bezeichner (Identifizier).....	128
4.8.2	Datenobjekte und Objektklassen .....	129
4.8.2.1	Konstanten .....	130
4.8.2.2	Variablen .....	130
4.8.2.3	Signale.....	130
4.8.3	Datentypen .....	131
4.8.3.1	Skalare Datentypen (Scalar types).....	132
4.8.3.2	Zusammengesetzte Datentypen (Composite types) .....	134
4.8.3.3	Subtypes .....	137
4.8.3.4	Attribute.....	138
4.8.4	Operatoren und Operanden.....	139
4.9	Testen von VHDL-Modellen .....	141
4.9.1	Simulationstechniken .....	141
4.9.2	Testbench mit Testvektoren .....	142
4.9.3	Testbench mit Ein- und Ausgabedatei.....	145
<b>5</b>	<b>Kombinatorische Schaltungen .....</b>	<b>151</b>
5.1	Codierschaltungen .....	151
5.1.1	Alphanumerischer Code .....	151
5.1.2	Numerischer Code.....	152
5.2	Multiplexer und Demultiplexer .....	157
5.2.1	Multiplexer .....	157
5.2.2	Demultiplexer.....	159
5.3	Addierer .....	160
<b>6</b>	<b>Sequentielle Schaltungen .....</b>	<b>165</b>
6.1	Elementare Schaltwerke .....	165
6.1.1	Digitale Oszillatoren.....	165
6.1.2	Monostabile Kippstufen (Monoflops) .....	168
6.1.3	Bistabile Kippstufen (Flipflops).....	169
6.1.3.1	Ungetaktetes RS-Flipflop (RS-Latch) .....	170
6.1.3.2	Einzustandsgesteuerte Flipflops .....	173
6.1.3.3	Einflankengesteuerte Flipflops .....	175
6.2	Zähler .....	184

6.2.1	Asynchrone Zähler .....	184
6.2.1.1	Asynchroner Dualzähler .....	185
6.2.1.2	Asynchroner Modulo-m-Zähler .....	187
6.2.2	Synchrone Zähler .....	188
6.2.2.1	Synchroner Dualzähler .....	189
6.2.2.2	Synchroner Modulo-m-Zähler .....	194
6.3	Schieberegister .....	196
6.3.1	Realisierung mit flankengesteuerten D-Flipflops .....	197
6.3.2	Anwendungsgebiete .....	199
6.3.2.1	Serielle Datenübertragung .....	199
6.3.2.2	Rechenoperationen .....	199
6.3.2.3	Rückgekoppelte Schieberegister .....	200
6.4	Systematische Beschreibung der Schaltwerke .....	202
6.4.1	Grundlagen der Automatentheorie .....	202
6.4.2	Das Zustandsdiagramm und die Zustandsfolgetabelle .....	204
6.4.2.1	Zustandsdiagramm .....	204
6.4.2.2	Zustandsfolgetabelle .....	206
6.4.2.3	Zustandsreduzierung .....	208
6.5	Asynchrone Schaltwerke .....	209
6.6	Grundlagen synchroner Schaltwerke .....	211
6.6.1	Reset-Logik zur Vorgabe des Anfangszustands .....	211
6.6.2	Asynchrone und synchrone Eingabe .....	212
6.6.3	Kombinatorische Ausgabe und Registerausgabe .....	213
6.7	Beispiel für die Analyse synchroner Schaltwerke .....	214
6.8	Beispiele für den Entwurf synchroner Schaltwerke .....	216
<b>7</b>	<b>Digitale Halbleiterspeicher .....</b>	<b>227</b>
7.1	Schreib-/Lesespeicher (RAM) .....	228
7.1.1	Statisches RAM (SRAM) .....	229
7.1.2	Dynamisches RAM (DRAM) .....	232
7.1.3	Das Fast-Page-Mode-DRAM (FPM-DRAM) .....	237
7.1.4	Das Enhanced DRAM (EDRAM) .....	238
7.1.5	Das Extended-Data-Output-DRAM (EDO-DRAM) .....	239
7.1.6	Burst Extended Data Output DRAM (BEDO-DRAM) .....	240
7.1.7	Das Synchrone DRAM (SDRAM) .....	240
7.1.8	Das Enhanced SDRAM (ESDRAM) .....	243
7.1.9	Das Double Data Rate SDRAM (DDR SDRAM) .....	244
7.1.10	Das Quad Data Rate SDRAM (QDR SDRAM) .....	249
7.1.11	Quasistatisches dynamisches RAM .....	252
7.1.12	Dual-Port-RAM und Video-RAM .....	253
7.1.13	First-In/First-Out-Speicher (FIFO-Speicher) .....	256
7.1.14	Das FRAM .....	259
7.1.15	Das MRAM .....	264
7.2	Festwertspeicher (ROM) .....	267
7.2.1	Maskenprogrammiertes ROM .....	267
7.2.2	Programmierbares ROM (PROM) .....	269
7.2.3	UV-löschbares, programmierbares ROM (EPROM) .....	269
7.2.4	Elektrisch löschbare, programmierbare ROMs (EAROM, EEPROM) .....	270
7.2.5	Nichtflüchtige RAMs (Non Volatile RAMs, NOVRAMs) .....	272
7.2.6	Flash-Speicher (Flash Memory) .....	273

7.3	Entwurf komplexer Speichersysteme .....	276
7.4	Tabellarische Übersicht über verfügbare Speicherbausteine .....	280
<b>8</b>	<b>Analog-Digital- und Digital-Analog-Umsetzer .....</b>	<b>283</b>
8.1	Das Wesen von Analog-Digital-Umsetzern.....	283
8.2	Anwendungen von Analog-Digital- und Digital-Analog-Umsetzern .....	286
8.3	Systeme zur Umsetzung analoger in digitale Signale und digitaler in analoge Signale .....	287
8.3.1	Das Abtasttheorem .....	288
8.3.2	Das Abtasthalteglied (AHG) .....	289
8.3.2.1	Forderungen an ein Abtasthalteglied während der Abtastphase.....	292
8.3.2.2	Forderungen an ein Abtasthalteglied während der Haltephase.....	292
8.3.2.3	Forderungen an ein Abtasthalteglied bezüglich der Umschaltcharakteristik .....	294
8.3.3	Erreichbare Genauigkeit für ADUs mit einer Codewortlänge von n Bit .....	297
8.3.4	Digitalcodes für ADUs und DAUs.....	299
8.4	Prinzipien der Analog-Digital-Umsetzung .....	301
8.4.1	Das Parallelverfahren .....	301
8.4.2	Das Wägeverfahren .....	303
8.4.2.1	Analog-Digital-Umsetzer mit sukzessiver Approximation.....	305
8.4.2.2	Analog-Digital-Umsetzer nach dem Wägeprinzip in Kaskadenstruktur.....	306
8.4.3	Das Zählverfahren .....	308
8.4.4	Das erweiterte Parallelverfahren .....	309
8.4.4.1	Das allgemeine Prinzip des erweiterten Parallelverfahrens .....	309
8.4.4.2	Der Pipeline-Analog-Digital-Umsetzer .....	313
8.4.5	Das erweiterte Zählverfahren .....	315
8.4.6	Sonderformen von Analog-Digital-Umsetzern.....	316
8.4.6.1	Indirekte Verfahren.....	316
8.4.6.2	Der Sigma-Delta-Umsetzer .....	321
8.4.6.3	Die nichtlineare Analog-Digital-Umsetzung .....	323
8.5	Prinzipien der Digital-Analog-Umsetzung .....	324
8.5.1	Die Summation gewichteter Ströme.....	325
8.5.2	Umsetzer mit R-2R-Leiternetzwerk .....	326
8.6	Eigenschaften realer AD- und DA-Umsetzer .....	328
8.6.1	Statische Fehler .....	328
8.6.1.1	Die Quantisierungsfehler .....	328
8.6.1.2	Der Offsetfehler.....	330
8.6.1.3	Der Verstärkungsfehler.....	330
8.6.1.4	Die Nichtlinearität .....	331
8.6.1.5	Die differentielle Nichtlinearität.....	331
8.6.1.6	Der Monotoniefehler .....	332
8.6.1.7	Die Betriebsspannungsabhängigkeit der Wandlerparameter ...	332
8.6.2	Dynamische Fehler.....	332
8.6.2.1	Die Einschwingzeit.....	333
8.6.2.2	Der Signal-Rausch-Abstand und die Effektive Auflösung .....	333
8.6.2.3	Harmonische Verzerrungen .....	334
8.6.2.4	Das Histogramm .....	335

8.6.2.5	Glitch-Fläche .....	336
8.7	Betrieb von Analog-Digital-Umsetzern .....	336
8.7.1	Betrieb von Universal-Analog-Digital-Umsetzern .....	336
8.7.2	Betrieb von Analog-Digital-Umsetzern mit Mikroprozessor-Interface .....	338
<b>9</b>	<b>Mikroprozessoren und Mikrocontroller .....</b>	<b>343</b>
9.1	Grundlagen der Mikroprozessortechnik .....	343
9.2	Anwendungsbereiche und Trends .....	345
9.3	Die Struktur eines Mikrorechners .....	347
9.4	Aufbau und Funktion eines 8-Bit-Mikroprozessors .....	351
9.4.1	Die Hardware-Struktur des Mikroprozessors 8085 .....	352
9.4.2	Die Arbeitsweise des Mikroprozessors 8085 .....	356
9.4.2.1	Die zeitliche Struktur der Befehlsausführung .....	356
9.4.2.2	Beispiel für einen Befehlszyklus im Liniendiagramm .....	359
9.5	Aufbau und Funktion des Mikrocontrollers 8051 .....	360
9.5.1	Die Hardware des Mikrocontrollers 8051 .....	361
9.5.1.1	Die Zentraleinheit .....	363
9.5.1.2	Die Speichereinheit .....	363
9.5.1.3	Parallele I/O-Ports (8 Bit) .....	372
9.5.1.4	Die Timer des Mikrocontrollers 8051 .....	376
9.5.1.5	Grundlagen der seriellen Datenübertragung gemäß V.24 und RS-232C .....	380
9.5.1.6	Die serielle Schnittstelle des Mikrocontrollers 8051 .....	384
9.5.1.7	Interrupts des Mikrocontrollers 8051 .....	386
9.5.1.8	Betriebsarten mit reduziertem Stromverbrauch beim Controller 80C51 .....	403
9.5.1.9	Die Anschluss-Belegung des Mikrocontrollers 8051 .....	404
9.5.2	Die zeitliche Struktur bei der Befehlsausführung .....	405
9.5.3	Die Software-Struktur des Mikrocontrollers 8051 .....	410
9.5.3.1	Die Adressierungsarten des Mikrocontrollers 8051 .....	410
9.5.3.2	Der Befehlssatz des Mikrocontrollers 8051 .....	411
9.5.4	Die modulare Programmentwicklung für den Mikrocontrollers 8051 ..	425
9.5.4.1	Prinzipien des Software Engineering .....	425
9.5.4.2	Der Mikrocomputer-Design-Zyklus .....	429
9.5.4.3	Beispiele für 8051-Assembler- und -C-Programme .....	449
9.5.4.4	Die Einbindung von Assembler-routinen in C-Programme .....	459
9.6	Die Mikrocontroller-Familie MCS51 .....	465
9.6.1	Der 8-Bit-Mikrocontroller 80515 mit internem Analog- Digital-Umsetzer .....	466
9.6.2	Mikrocontroller-Applikationen .....	467
<b>10</b>	<b>Übungsaufgaben mit Lösungen .....</b>	<b>471</b>
Aufgabe 1:	Minimieren logischer Gleichungen .....	472
Aufgabe 2:	Minimieren logischer Gleichungen .....	472
Aufgabe 3:	Minimieren logischer Gleichungen .....	472
Aufgabe 4:	Minimieren logischer Gleichungen .....	473
Aufgabe 5:	Entwurf eines 2-Bit-Vergleichers .....	474
Aufgabe 6:	Schaltnetz zur Wasserstandsregelung .....	475
Aufgabe 7:	Widerstandsdimensionierung für Gatter mit offenem Kollektor .....	477
Aufgabe 8:	Ansteuerung von Leuchtdioden .....	477

Aufgabe 9:	VHDL-Entwurf eines Addierers, Test mit einer Testbench mit Testvektoren .....	479
Aufgabe 10:	Darstellung von Hexadezimalziffern auf einer 7-Segment-Anzeige...	482
Aufgabe 11:	Zustands- und flankengesteuertes D-Flipflop.....	484
Aufgabe 12:	Analyse eines Schaltwerks mit D-Flipflops .....	485
Aufgabe 13:	Entwurf eines JK- und eines T-Flipflops mit Hilfe eines D-Flipflops.	486
Aufgabe 14:	Steuerung einer Ampelanlage.....	487
Aufgabe 15:	Testbench für einen synchronen Dualzähler.....	490
Aufgabe 16:	VHDL-Entwurf des programmierbaren Synchronzählers 74163 .....	495
Aufgabe 17:	Synchroner Modulo-5-Zähler .....	496
Aufgabe 18:	Entwurf eines synchronen Schaltwerks (Moore-Automat) .....	499
Aufgabe 19:	Entwurf eines synchronen Schaltwerks (Mealy-Automat) .....	503
Aufgabe 20:	Entwurf eines synchronen Schaltwerks mit Registerausgabe.....	508
Aufgabe 21:	Entwurf eines SRAMs 1Ki x 8 Bit (VHDL-Modell mit Testbench)...	510
Aufgabe 22:	Entwurf eines Speichersystems mit 8-Bit-Wortbreite .....	515
Aufgabe 23:	Speichersystem mit 16-Bit-Datenbus .....	519
Aufgabe 24:	Mikrocontrollersystem mit externer Speichererweiterung .....	521
Aufgabe 25:	Tastendecodierung mit dem Mikrocontroller 8051 .....	522
<b>11 Anhang .....</b>		<b>529</b>
11.1 Schaltsymbole in der Digitaltechnik .....		529
11.1.1 Funktionsblöcke.....		529
11.1.2 Beschreibungsfelder.....		532
11.1.3 Abhängigkeitsnotation .....		533
11.1.3.1 UND-Abhängigkeit (G).....		534
11.1.3.2 ODER-Abhängigkeit (V).....		535
11.1.3.3 Negations-Abhängigkeit (N).....		535
11.1.3.4 Verbindungs-Abhängigkeit (Z).....		536
11.1.3.5 Setz- und Rücksetz-Abhängigkeit (S, R).....		536
11.1.3.6 Steuer-Abhängigkeit (C).....		537
11.1.3.7 Freigabe-Abhängigkeit (EN) .....		537
11.1.3.8 Mode-Abhängigkeit (M).....		537
11.1.3.9 Adressen-Abhängigkeit (A).....		538
<b>12 Literatur .....</b>		<b>543</b>
<b>13 Sachverzeichnis.....</b>		<b>547</b>